

29/PMB

09/744279

J002 Rec'd PCT/PTO 22 JAN 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re International Application of

International Serial No. PCT/JP00/03329
International filing date: May 24, 2000
For: Digital Signal Processing Apparatus and Method, and
Digital Signal Processing System

VERIFICATION OF TRANSLATION

Honorable Commissioner of Patents and Trademarks
Washington, D.C. 20231

Sir:

Eiichi Tamura, a member of A.KOIKE & CO., of 11-Mori
Bldg., 6-4, Toranomom 2-chome, Minato-ku, Tokyo 105-0001 Japan,
declares:

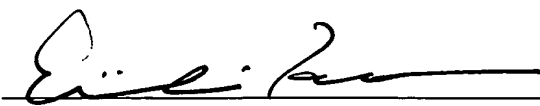
(1) that he knows well both the Japanese and English
languages;

(2) that he translated the above-identified International
Application from Japanese to English;

(3) that the attached English translation is a true and
correct translation of the above-identified International
application to the best of his knowledge and belief; and

(4) that all statements made of his own knowledge are
true and that all statements made on information and belief are
believed to be true, and further that these statements are made
with the knowledge that willful false statements and the like are
punishable by fine or imprisonment, or both, under 18USC 1001,
and that such false statements may jeopardize the validity of the
application or any patent issuing thereon.

January 9, 2001
Date


Eiichi Tamura

This Page Blank (uspto)

PCT/JP 00/03329
24.05.00

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

REC'D 09 JUN 2000

WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

JP00/03329

3

出 願 年 月 日
Date of Application:

1999年 5月25日

4

出 願 番 号
Application Number:

平成11年特許願第145472号

出 願 人
Applicant(s):

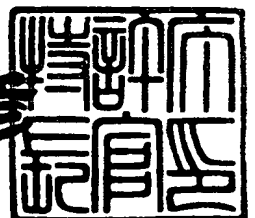
ソニー株式会社

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年 4月 7日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3025235

【書類名】 特許願

【整理番号】 9900500605

【提出日】 平成11年 5月25日

【あて先】 特許庁長官殿

【国際特許分類】 H04L 5/14
H04L 5/16

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 坂元 一郎

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 佐藤 真

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100067736

【弁理士】

【氏名又は名称】 小池 晃

【選任した代理人】

【識別番号】 100086335

【弁理士】

【氏名又は名称】 田村 榮一

【選任した代理人】

【識別番号】 100096677

【弁理士】

【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 デジタル信号伝送方法及び装置、デジタル信号伝送システム

【特許請求の範囲】

【請求項 1】 所定のデジタル信号を送受信するデジタル信号伝送方法において、

デジタル信号受信先が対応している同期方式及び伝送速度を調査するための所定の調査領域を設け、

上記所定の調査領域を使用してデジタル信号受信先が対応している同期方式及び伝送速度を調査し、

上記調査により得た同期方式及び伝送速度を設定し、

当該設定した同期方式及び伝送速度を使用して、デジタル信号を送信することを特徴とするデジタル信号伝送方法。

【請求項 2】 複数の同期方式と複数の伝送速度の組み合わせを調査することを特徴とする請求項 1 記載のデジタル信号伝送方法。

【請求項 3】 上記複数の同期方式は、外部クロックによる同期方式と、内部クロックによる同期方式と、データ伝送中でも動的にレートを制御可能とするレート制御方式を含む

ことを特徴とする請求項 2 記載のデジタル信号伝送方法。

【請求項 4】 所定のデジタル信号を送受信するデジタル信号伝送方法において、

デジタル信号送信先に対して自己の同期方式及び伝送速度を送信するための所定の調査領域を設け、

上記所定の調査領域を使用してデジタル信号送信先に対して自己の同期方式及び伝送速度を送信する

ことを特徴とするデジタル信号伝送方法。

【請求項 5】 上記同期方式は、外部クロックによる同期方式と、内部クロックによる同期方式と、データ伝送中でも動的にレートを制御可能とするレート制御方式を含む

ことを特徴とする請求項 4 記載のデジタル信号伝送方法。

【請求項 6】 所定のデジタル信号を送受信するデジタル信号伝送装置において、

デジタル信号受信先が対応している同期方式及び伝送速度を調査するための所定の調査領域を設け、

上記所定の調査領域を使用してデジタル信号受信先が対応している同期方式及び伝送速度を調査する調査手段と、

上記調査により得た同期方式及び伝送速度を設定する設定手段と、

当該設定した同期方式及び伝送速度を使用して、デジタル信号を送信する送信制御手段とを有する

ことを特徴とするデジタル信号伝送装置。

【請求項 7】 上記調査手段は、複数の同期方式と複数の伝送速度の組み合わせを調査する

ことを特徴とする請求項 6 記載のデジタル信号伝送装置。

【請求項 8】 上記複数の同期方式は、外部クロックによる同期方式と、内部クロックによる同期方式と、データ伝送中でも動的にレートを制御可能とするレート制御方式を含む

ことを特徴とする請求項 7 記載のデジタル信号伝送装置。

【請求項 9】 所定のデジタル信号を送受信するデジタル信号伝送装置において、

デジタル信号送信先に対して自己の同期方式及び伝送速度を送信するための所定の調査領域を設け、

上記所定の調査領域を使用してデジタル信号送信先に対して自己の同期方式及び伝送速度を送信する送信制御手段を有する

ことを特徴とするデジタル信号伝送装置。

【請求項 10】 上記同期方式は、外部クロックによる同期方式と、内部クロックによる同期方式と、データ伝送中でも動的にレートを制御可能とするレート制御方式を含む

ことを特徴とする請求項 9 記載のデジタル信号伝送装置。

【請求項 1 1】 所定のデジタル信号を送受信するデジタル信号伝送システムにおいて、

デジタル信号受信先が対応している同期方式及び伝送速度を調査するための所定の調査領域を設け、

上記所定の調査領域を使用してデジタル信号受信先が対応している同期方式及び伝送速度を調査する調査手段と、上記調査により得た同期方式及び伝送速度を設定する設定手段と、当該設定した同期方式及び伝送速度を使用して、デジタル信号を送信する送信制御手段とを有する第 1 のデジタル信号伝送装置と、

上記所定の調査領域を使用してデジタル信号送信先に対して自己の同期方式及び伝送速度を送信する送信制御手段を有する第 2 のデジタル信号伝送装置とからなる

ことを特徴とするデジタル信号伝送システム。

【請求項 1 2】 上記第 1 のデジタル信号伝送装置の上記調査手段は、複数の同期方式と複数の伝送速度の組み合わせを調査する

ことを特徴とする請求項 1 1 記載のデジタル信号伝送システム。

【請求項 1 3】 上記複数の同期方式は、外部クロックによる同期方式と、内部クロックによる同期方式と、データ伝送中でも動的にレート制御可能とするレート制御方式を含む

ことを特徴とする請求項 1 2 記載のデジタル信号伝送システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、デジタル信号伝送方法及び装置、デジタル信号伝送システムに関し、例えば I E E E (The Institute of Electrical and Electoronics Engineers, Inc.) 1 3 9 4 によりデジタルオーディオデータやデジタルビデオデータ等を伝送する場合に適用して好適なものである。

【0 0 0 2】

【従来の技術】

従来、例えばオーディオ機器やビデオ機器においては、デジタル信号により

オーディオ信号やビデオ信号を伝送して、音質劣化や画質劣化を有効に回避し得るようになされたものがある。

【0003】

その一例としてオーディオ機器を挙げて説明すると、例えばコンパクトディスクプレイヤーで再生したオーディオ信号をミニディスク装置により記録する場合、コンパクトディスクプレイヤーは、再生したデジタルオーディオ信号のクロックによりこれらデジタルオーディオ信号を変調して出力する。これに対して受信側のミニディスク装置は、PLL回路を用いて、この伝送されたデジタル信号よりクロックを再生した後、このクロックを基準にして伝送されたデジタル信号を再生する。これによりこの種のオーディオ機器は、送信側のクロックに同期して伝送されたデジタルオーディオ信号を処理して、例えば記録等の処理を実行するようになされている。

【0004】

【発明が解決しようとする課題】

ところで、デジタルオーディオ信号やデジタルビデオ信号を伝送する場合、受信側においては、送信されたデジタルオーディオ信号やデジタルビデオ信号のクロックに同期して動作することになる。

【0005】

ここで、例えばIEEE 1394方式のバスラインを使用し、複数台の機器を接続した場合を考える。この場合、例えば1台の再生装置にてディスクなどから再生したデジタルオーディオ信号やデジタルビデオ信号を、そのバスラインに送出し、当該バスラインに接続された記録装置にて、そのデジタルオーディオ信号やデジタルビデオ信号を受信して記録することが行われる。

【0006】

このようなデジタルオーディオ信号やデジタルビデオ信号の記録処理を考えた場合、従来は再生装置と記録装置は完全に同期していることが必要であり、伝送されるデジタル信号にジッタが含まれることは好ましくない。ところが、ジッタを完全に無くすことは困難である。

【0007】

また、再生装置での再生動作と、記録装置での記録動作とを同期させるために、再生動作などに関する制御データを、バスラインを介して伝送して、2台を同期させることが考えられるが、例えばIEEE1394方式のバスラインでは、2台以上の複数台の装置を接続することが可能であり、また、複数のレートでデータの伝送が可能となされているため、例えば、ある再生装置から出力したデジタル信号を、ある記録装置にて記録しているときに、例えばその再生装置が別の装置からの異なるレート制御コマンドを受けてしまったような場合、記録装置では正常な記録が出来なくなり、記録が失敗してしまうことになる。

【0008】

そこで、本発明はこのような状況に鑑みてなされたものであり、特定の機器の間でのデジタル信号の伝送が、確実かつ良好に行えるようにすることを可能とする、デジタル信号伝送方法及び装置、デジタル信号伝送システムを提供することを目的とする。

【0009】

【課題を解決するための手段】

本発明のデジタル信号伝送方法は、所定のデジタル信号を送受信するデジタル信号伝送方法であり、デジタル信号受信先が対応している同期方式及び伝送速度を調査するための所定の調査領域を設け、上記所定の調査領域を使用してデジタル信号受信先が対応している同期方式及び伝送速度を調査し、上記調査により得た同期方式及び伝送速度を設定し、当該設定した同期方式及び伝送速度を使用して、デジタル信号を送信することにより、上述した課題を解決する。

【0010】

また、本発明のデジタル信号伝送方法は、所定のデジタル信号を送受信するデジタル信号伝送方法であり、デジタル信号送信先に対して自己の同期方式及び伝送速度を送信するための所定の調査領域を設け、上記所定の調査領域を使用してデジタル信号送信先に対して自己の同期方式及び伝送速度を送信することにより、上述した課題を解決する。

【0011】

本発明のデジタル信号伝送装置は、所定のデジタル信号を送受信するデジタル信号伝送装置であり、デジタル信号受信先が対応している同期方式及び伝送速度を調査するための所定の調査領域を設け、上記所定の調査領域を使用してデジタル信号受信先が対応している同期方式及び伝送速度を調査する調査手段と、上記調査により得た同期方式及び伝送速度を設定する設定手段と、当該設定した同期方式及び伝送速度を使用して、デジタル信号を送信する送信制御手段とを有することにより、上述した課題を解決する。

【0012】

また、本発明のデジタル信号伝送装置は、所定のデジタル信号を送受信するデジタル信号伝送装置であり、デジタル信号送信先に対して自己の同期方式及び伝送速度を送信するための所定の調査領域を設け、上記所定の調査領域を使用してデジタル信号送信先に対して自己の同期方式及び伝送速度を送信する送信制御手段を有することにより、上述した課題を解決する。

【0013】

本発明のデジタル信号伝送システムは、所定のデジタル信号を送受信するデジタル信号伝送システムであり、デジタル信号受信先が対応している同期方式及び伝送速度を調査するための所定の調査領域を設け、上記所定の調査領域を使用してデジタル信号受信先が対応している同期方式及び伝送速度を調査する調査手段と、上記調査により得た同期方式及び伝送速度を設定する設定手段と、当該設定した同期方式及び伝送速度を使用して、デジタル信号を送信する送信制御手段とを有する第1のデジタル信号伝送装置と、上記所定の調査領域を使用してデジタル信号送信先に対して自己の同期方式及び伝送速度を送信する送信制御手段を有する第2のデジタル信号伝送装置とからなることにより、上述した課題を解決する。

【0014】

【発明の実施の形態】

本発明の好ましい実施の形態について、図面を参照しながら説明する。

【0015】

図1は、本発明の一実施の形態として、オーディオシステムの概要を示すブロック図である。もちろん、本発明はオーディオシステムだけでなく、ビデオシステムにも適用できることは言うまでもない。

【0016】

本実施の形態のオーディオシステム1は、例えば再生専用光ディスクからディスク再生装置2が再生したデジタルオーディオ信号を、別の記録再生可能な光ディスク（例えば光磁気ディスク）を使用したディスク記録再生装置3に伝送し、このディスク記録再生装置3により記録する。また、ディスク再生装置2で再生したデジタルオーディオ信号を、アンプ装置30に伝送して、このアンプ装置30に接続された左右のスピーカ装置31、32からオーディオ信号を放音させる。この場合、ディスク再生装置2とディスク記録再生装置3とアンプ装置30との間は、IEEE1394インターフェース方式で規定されたバスラインB1、B2で接続してある。なお、IEEE1394インターフェース方式の場合には、接続順序はどのような接続であっても良く、図1は一例を示したものである。また、別のバスラインB3により図示しない他のオーディオ機器などと接続することも可能である。

【0017】

図2は、本実施の形態のオーディオシステムのディスク再生装置2とディスク記録再生装置3の構成を示すブロック図である。ディスク再生装置2において、デジタルシグナルプロセッサ（DSP）5は、ホストコンピュータ6の制御により、デジタルオーディオディスクである光ディスク7を回転駆動し、この光ディスク7に記録されたデジタルオーディオ信号DAを再生して出力する。このときデジタルシグナルプロセッサ5は、内蔵の水晶発振回路8によりクロックWCKを生成し、このクロックWCKに同期してデジタルオーディオ信号DAを再生すると共に、再生したデジタルオーディオ信号DAをオーディオリンクブロック9に出力する。このときデジタルシグナルプロセッサ5は、ホストコンピュータ6の指示による再生速度によりコンパクトディスク7を再生してデジタルオーディオ信号DAを出力する。なお、本例の場合には再生速度は、1

倍速（即ち通常再生速度）の他に、2 倍速、4 倍速、8 倍速、1 6 倍速が設定できるようにしてある。また、それぞれの再生速度を設定した上で、さらに±数%（例えば±1 %程度）の再生レートの微調整ができるようにしてある。

【0 0 1 8】

オーディオリンクブロック 9 は、ホストコンピュータ 6 の制御により、このデジタルオーディオ信号 D A をパケット化し、入出力回路 1 0 を制御してこのパケットをディスク記録再生装置 3 に送出する。またオーディオリンクブロック 9 は、入出力回路 1 0 を介して入力されるパケットを取得し、必要に応じてこのパケットの内容をホストコンピュータ 6 に送出する。

【0 0 1 9】

入出力回路 1 0 は、オーディオリンクブロック 9 の出力データをパラレルシリアル変換処理し、所定のデータを付加した後、バイフェーズマーク変調してバスライン B 1 に出力する。これにより入出力回路 1 0 は、オーディオリンクブロック 9 から入力されたパケットに、このパケットの再生に必要なクロック W C K を重畳してバス B U S に送出する。また入出力回路 1 0 は、バスライン B 1 で伝送されるパケットを監視し、ディスク再生装置 2 を指定したパケットを取得する。入出力回路 1 0 は、この取得したパケットを復号し、シリアルパラレル変換処理してオーディオリンクブロック 9 に出力する。

【0 0 2 0】

ここでディスク再生装置 2 及びディスク記録再生装置 3 間においては、I E E E 1 3 9 4 インターフェースに規定のバスライン B 1 により接続され、オーディオリンクブロック 9 及び入出力回路 1 0 は、この I E E E 1 3 9 4 に規定のフォーマットによりデジタルオーディオ信号 D A をパケット化し、またこのパケットにより伝送されたデータをホストコンピュータ 6 に通知する。具体的には、デジタルオーディオ信号 D A については、I E E E 1 3 9 4 インターフェースで規定されたアイソクロナス転送パケットとしてリアルタイム性を確保して伝送し、各種制御コマンドなどの他のデータについては、アシンクロナス転送パケットとして非同期で随時伝送する構成としてある。アシンクロナス転送パケットについては、データの送信元と受信先のアドレスが示された 1 対 1 通信用のパケット

である。

【0021】

図3は、アイソクロナス転送パケットの一部を示す図であり、このパケットは、先頭より32×2ビット目まで、同期パターン sy 、パケットのコード $tcode$ 、チャンネル $channel$ 、タグ tag 、データ長 $data\ length$ 、誤り訂正符号CRCによるヘッダが割り当てられる。また続く32ビットに、所定サイズのデータを分割して各パケットに割り当てた際の連続するパケットのカウンタ値 DBC 、リザーブ RSV 、ソースパケットヘッダの有無を示すマーカー SPH 、ソースパケットの分割数 FN 、データのブロックサイズ DBS 、自己の識別コード SID 等が割り当られ、さらに続く32ビットに、タイムスタンプ等の記録領域 SYT 、伝送に供するデータのサンプリング周波数 FDF 、伝送フォーマット FMT 等が割り当てられる。さらに続く領域に、32ビットを単位にしてソースデータでなる伝送に供するデータが割り当てられ、これらの誤り訂正符号CRCが末尾に付加される。

【0022】

なお、本実施の形態においては、8ビットで構成されるサンプリング周波数 FDF の領域の中の特定位置の1ビット（図3に破線で囲んで示す位置の1ビット）を使用して、オーディオ信号の伝送レートのコントロールが行われていることを示すフラグ FC を付加してある。このフラグ FC が“1”信号であるとき、伝送レートのコントロールが行われているモードであることが示され、フラグ FC が“0”信号であるとき、伝送レートのコントロールが行われてないモードであることが示される。

【0023】

アイソクロナス転送パケットは、入出力回路10により、この図3に示す構成に、送信先でなるディスク記録再生装置3のノード、バスナンバーを示すアドレス等が設定されて送出される。オーディオリンクブロック9は、このアイソクロナス転送パケットにデジタルオーディオ信号 DA を所定単位ずつ付加し、入出力回路10を介して送出する。

【0024】

図4は、制御コマンドなどを1対1で通信するためのパケットであるアシンクロナス転送パケットを示す図であり、入出力回路10により、このパケットに自己のノード、バスナンバーを示すアドレス等が設定されて送出される。すなわちこのパケットは、先頭より32ビットに、このパケットの優先度のレベルpriority、このパケットのコードtCode、このパケットのリトライのコードrt、このパケットに割り当てられたラベルtLabel、送信スピードspd、連続するパケットとの関係を示す識別データimmが割り当てられる。また送信先ノードのアドレスのアドレスを指定するデータdestination Offset High、destination Offset Low、送信先のノード及びバスを示すデータdestination IDが割り当てられる。さらに続いて伝送に供するデータのデータ長dataLength等が割り当てられた後、伝送に供するデータが32ビット単位で割り当てられる。

【0025】

オーディオリンクブロック9は、入出力回路10で受信したこの1対1通信用のパケットを入力し、このパケットに割り当てられたデータをホストコンピュータ6に通知し、これによりディスク記録再生装置3よりディスク再生装置2に送出された各種制御コマンドをホストコンピュータ6に通知する。

【0026】

ホストコンピュータ6は、このディスク再生装置2全体の動作を制御するコンピュータにより構成され、このディスク再生装置2の操作パネルに配置された操作子の操作に応動してデジタルシグナルプロセッサ5の動作を制御することにより、光ディスク7を再生する。

【0027】

この光ディスク7の再生において、再生したデジタルオーディオ信号DAをディスク記録再生装置3に伝送する場合、ホストコンピュータ6は、オーディオリンクブロック9を介して、ディスク記録再生装置3より送出された制御コマンドを受け、この制御コマンドに従ってコンパクトディスク7の再生動作を制御する。すなわちホストコンピュータ6は、ディスク記録再生装置3より再生レート

を微調整する制御コマンドが入力されると、ディジタルシグナルプロセッサ 5 にコンパクトディスク 7 の再生状態を該当する状態に指示する。またディスク記録再生装置 3 より再生速度を切り換える制御コマンドが入力されると、この指示に従ってディジタルシグナルプロセッサ 5 に対して再生速度の切り換えを指示する。これによりディスク再生装置 2 では、ディスク記録再生装置 3 の制御により、単位時間当たりのデータ量を可変してディジタルオーディオ信号 D A を送出するようになされている。

【 0 0 2 8 】

ディスク記録再生装置 3 において、入出力回路 1 1 は、ディスク再生装置 2 の入出力回路 1 0 と同様に、バスライン B 1, B 2 で伝送されるパケットを監視し、ディスク記録再生装置 3 を指定するパケットを取得する。さらに入出力回路 1 1 は、この取得したパケットを再生し、オーディオリンクブロック 1 2 に通知する。このとき入出力回路 1 1 は、バスライン B 1, B 2 から伝送されるデータを、所定のクロックに同期して検出し、伝送されるパケット内の各データを再生する。

【 0 0 2 9 】

ここで、オーディオデータが伝送されるアイソクロナス転送パケットを受信する場合において、フローレート制御のモードでない伝送モードで受信する場合には、記録領域 S Y T に配置されたタイムスタンプを参照して、伝送されるオーディオデータに同期して再生する処理を行う。また、フローレート制御のモードの場合には、記録領域 S Y T に配置されたタイムスタンプを参照せずに再生する。即ち、ディスク記録再生装置 3 内のクロック発生回路で発生したクロックに同期して検出し、伝送されるパケットを再生する。但し、フローレート制御のモードの場合でも、タイムスタンプを参照して同期処理が行える場合には、タイムスタンプを使用した再生を行っても良い。

【 0 0 3 0 】

オーディオリンクブロック 1 2 は、この入出力回路 1 1 よりパケットを取得し、このパケットに割り当てられたディジタルオーディオ信号 D A をメモリ 1 3 に設定されたディジタルオーディオ信号 D A の記録領域に格納する。またオーディ

オリンクブロック 12 は、ホストコンピュータ 15 の制御により、メモリ 13 に保持したデジタルオーディオ信号 DA をデジタルシグナルプロセッサ 14 又はデジタルアナログ変換回路 (D/A) 16 に出力し、またメモリ 13 からのデジタルオーディオ信号 DA の読み出しを中止する。

【0031】

この一連の処理において、オーディオリンクブロック 12 は、ディスク再生装置 2 のクロック WCK に同期してなる、入力データに重畳されたクロック WCK を基準にして、デジタルオーディオ信号 DA をメモリ 13 に記録した後、デジタルシグナルプロセッサ 14 より出力されるクロック RCK により読み出して出力する。

【0032】

レコーディングブロック 18 は、ディスクを回転駆動する駆動機構、光ピックアップ等の記録再生系により構成され、デジタルシグナルプロセッサ 14 より出力される記録信号に応じて光磁気ディスクに順次マークを形成する。

【0033】

デジタルシグナルプロセッサ 14 は、レコーディングブロック 18 の動作を制御すると共に、オーディオリンクブロック 12 より出力されるデジタルオーディオ信号 DA に応じて記録信号を生成して出力する。ディスク記録再生装置 3 では、デジタルシグナルプロセッサ 14 及びレコーディングブロック 18 によりデジタルオーディオ信号 DA をディスクに記録する。

【0034】

このときデジタルシグナルプロセッサ 14 は、内蔵の水晶発振回路 19 により、ディスク再生装置 2 のクロック WCK と非同期で、かつ精度の高いクロック RCK を生成し、このクロック RCK を基準にしてオーディオリンクブロック 12 より出力されるデジタルオーディオ信号 DA を処理する。またこのクロック RCK をレコーディングブロック 18、デジタルアナログ変換回路 16、オーディオリンクブロック 12 に出力する。

【0035】

デジタルアナログ変換回路 16 は、PWM 変調方式によりデジタルオーデ

イオ信号DAをアナログ信号に変換するいわゆる1bitのデジタルアナログ変換回路でなり、アナログ信号に変換されたオーディオ信号を生成して、このディスク記録再生装置に接続されたスピーカ4を駆動することもできる。

【0036】

ホストコンピュータ15は、このディスク記録再生装置3全体の動作を制御するコンピュータにより構成され、このディスク記録再生装置3の操作パネルに配置された操作子の操作に応動してデジタルシグナルプロセッサ14等の動作を制御することによりデジタルオーディオ信号DAをディスクに記録し、又はスピーカ4より出力する。

【0037】

このデジタルオーディオ信号DAの処理において、ディスク再生装置2より伝送されたデジタルオーディオ信号DAを処理する場合、ホストコンピュータ15は、メモリ13に保持されたデジタルオーディオ信号DAのデータ量に応じて、ディスク再生装置2に制御コマンドを生成し、これによりメモリ13に保持したデジタルオーディオ信号DAのデータ量に応じて、ディスク再生装置2から送出される単位時間当たりのデジタルオーディオ信号DAのデータ量を可変制御するフローレート制御処理を行う。

【0038】

以下、本実施の形態におけるフローレート制御について説明する。

【0039】

本実施の形態では、例えばIEEE (The Institute of Electrical and Electronics Engineers) で規格化されたIEEE 1394 シリアルデータバスを用いるネットワークにおいて、所定のデジタルインターフェイスコマンド (AV/C Command Set: 以下AV/Cコマンドと略称する) を用いて、上述のネットワークに接続されているAV機器を相互に制御する。なお、上記AV/Cコマンドについての詳細は、IEEE 1394 (インターネットホームページ<http://www.1394TA.org> 参照) に記述されているものであり、本実施の形態中の各図はその文献 (AV/C Command Set for Rate Control of Isochronous Data Flow Version 1.0 Revision 0.51 May 20 1999) 中のものを記載してある。

【0040】

ここで、レート制御コマンドを使用するアプリケーション例としては、オーディオストリームのジッタレス再生（デスティネーション機器でのジッタレス再生）、オーディオストリームやビデオストリームの高速ダビング（ソース機器とデスティネーション機器間での高速ダビング）、オーディオストリームやビデオストリームの外部クロック同期（ソース機器が外部クロックに同期したデータを出力）を実現するものなどが考えられる。

【0041】

これらのアプリケーションに依存してレート制御コマンドで使われる機能は異なるので、コマンドを受ける側（ターゲット）は、それに合わせて必要な機能だけに対応することになる。その場合、コマンドを発行する側（コントローラ）は、ターゲット機器がどの機能に対応しているのかを事前に知っておくと効率的である。さらに、各機能は、完全に独立している訳ではなく、例えば内部クロックと4倍速の組み合わせは可能だとしても、外部クロックと4倍速の組み合わせは不可能といったケースも考えられる。

【0042】

そこで、本発明実施の形態では、各機能で指定する状態の組み合わせにターゲットが対応しているかどうかを調べるためのコマンドを設定している。

【0043】

すなわち、本実施の形態では、AV/Cコマンドにおいて、IEC-61883で規定されている接続と共に、オーディオ/ビデオデバイス間のアイソクロナスデータ転送の際のレート制御を可能とするために、コマンドベースレート制御及びクロックベースレート制御の2つのレートコントロールモデルと、クロックソース選択及びベースレート設定、フローレート制御、能力の問い合わせのためのコマンドファンクション（サブファンクション）を規定している。

【0044】

より詳細に説明すると、ソース機器は、コマンドの各機能に対応して、クロックソースの選択状態（外部クロック同期、内部クロック同期、フローコントロールの何れか）、ベースレートの設定状態（例えば1倍速、2倍速、・・・、16

倍速の何れか)、フローレートの制御状態(ベースレートを中心としたレートの微調整(±1%)、例えば標準、高速、低速)、能力問い合わせなどの機能を有している。特に、上記能力問い合わせの機能によれば、これらの各機能状態を組み合わせること、例えば内部クロックと4倍速の組み合わせ、或いはフローレート制御と4倍速と高速の組み合わせにターゲット機器が対応しているかどうかを、その機能を使う前に調べる事が可能となっている。

【0045】

なお、上記クロックベースレート制御のための接続例としては例えば図5に示すような構成が考えられ、この図5の接続状態において、クロック情報(Clock Information)は、ソースユニット(Source Unit) 50のプラグ(Serial Bus Input Plug又はExternal Input Plug) 51を介して、ソースサブユニット(Source Subunit) 52の宛先プラグ(Destination Plugs) 53に伝送され、データは、ソースサブユニット52ののプラグ(Source Plug) 55を介してソースユニット50のプラグ(Serial Bus Output Plug) 57からシリアルバスに伝送される。

【0046】

レート制御を行うためのレート制御コマンドは、サブユニット52のプラグ53, 55上でレートコントロールを行う際に使われ、このレート制御コマンドにはサブファンクション(subfunction)が含まれている。

【0047】

上記サブファンクションは、大別すると、クロックソースの選択(SYNC SELECT: 外部クロック同期、内部クロック同期、フローコントロールの何れか)、ベースレートの設定(BASE CONFIGURE: 例えば1倍速、2倍速、・・・、16倍速)、フローレート制御(ベースレートを中心としたレートの微調整(±1%)すなわち標準、高速、低速)、能力問い合わせ(CAPABILITY INQUIRY)からなる。

【0048】

ここで、上記クロックソースの選択サブファンクションは、ソースサブユニットのプラグ上のデータストリームを同期させるためのクロックソースを選択するために使用され、当該選択されるクロックソースとしては、内部クロックと外部

クロック、フローレート制御の何れかがある。

【0049】

また、ベースレート設定のサブファンクションは、データストリームを伝送する前に、サブユニットのプラグ上で基準となるレートを設定するために用意されている。すなわち、レート制御は1対1の各機器間で行われるが、レート制御の宛先は複数設定可能であり、レート制御の宛先の機器のうち一つは、上記ベースレート設定サブファンクションによりベースレートを設定し、この機器がソース機器としてサブユニットのソースプラグ上のフローレートをコントロールする。このようなレート制御は排他的となされ、したがって上記ソースクロック選択サブファンクションは、当該データレートの排他的制御を行うか若しくは解除する際に使用される。なお、当該ベースレート設定のサブファンクションは、クロックソース選択サブファンクションの選択状態に関係なく使用される。

【0050】

上記フローレート制御のサブファンクションは、サブユニットのプラグ上で、データ伝送中でも動的にレートを制御可能とするために用意されている。当該フローレート制御のサブファンクションは、クロックソース選択サブファンクションでの選択状態がフローコントロールを選択しているときのみ有効となる。

【0051】

上記能力問い合わせのサブファンクションは、レート制御コマンドと関連するサブユニットのプラグの能力を知るために使われ、レート制御コマンドが実行されたときに当該能力問い合わせサブファンクションがサポートされる。ここで、サブユニットプラグの能力は、クロックソースの選択状態（内部クロック同期か外部クロック同期かフローレート制御か）を表す1バイトと、ベースレートの構成状態（1倍速、2倍速、・・・、16倍速の何れか）を表す1バイトと、フローレートの制御状態（標準、高速、低速）を表す1バイトの、合計3バイトにより表される。

【0052】

次に上述したレート制御コマンドのフォーマットは、図6に示すようなものとなされている。この図6に示すレート制御コマンドが、サブユニットに送られ、

サブユニットのプラグ上でデータレートがコントロールされることになる。

【0053】

当該図6中のsubfunction (サブファンクション) のフィールドは、図7に示すように設定されている。なお、図7中のSYNC SELECTは、サブユニットソースプラグ上のストリームを同期させるための前記クロックソース選択のサブファンクションを、BASE CONFIGUREは、サブユニットソースプラグ上でのベースレートの計算のための前記ベースレート設定のサブファンクションを、FLOW CONTROLは、サブユニットソースプラグ上でのフローレートのコントロールのための前記フローレート制御サブファンクションを、CAPABILITY INQUIRYは、レートコマンドとサブユニットプラグのレートを合わせるための前記能力問い合わせのサブファンクションを意味する。

【0054】

次に、図7中のSYNC SELECTのサブファンクションは、図8のように表される。当該図8中のresultフィールドは、図9に示したテーブル内の何れかの値を持つ。また、図8中のsync_select_stateフィールドは、図10に示すように表され、サブユニットソースプラグ上で同期化のためのソースの選択状態を指定する。図11には、選択状態が安定したときの図8中のresultフィールドのテーブルを示す。

【0055】

次に、図7中のBASE CONFIGUREのサブファンクションは、図12のように表される。当該図12中のresultフィールドは、図13に示したテーブル内の何れかの値を持つ。また、図12中のbase_config_stateフィールドは、図14に示すように表され、ベースレートと構成を指定する。図15には、選択状態が安定したときの図12中のresultフィールドのテーブルを示す。

【0056】

次に、図7中のFLOW CONTROLのサブファンクションは、図16のように表される。当該図16中のresultフィールドは、図17に示したテーブル内の何れかの値を持つ。また、図16中のflow_control_stateフィールドは、図18に示すような値を持つ。図19には、選択状態が安定したときの図16中のresultフィー

ルドのテーブルを示す。

【 0 0 5 7 】

次に、図 7 中の CAPABILITY INQUIRY のサブファンクションは、図 2 0 のように表される。当該図 2 0 中の combination_of_state [] フィールドは、図 2 1 に示したテーブルを持つ。また、図 2 0 中の result フィールドの各ビットは、指定された組み合わせがサポートされているか否かを表し、図 2 2 に示すような値を持つ。

【 0 0 5 8 】

次に、図 2 3 には、上述したサブファンクションを用いて、ソースサブユニットプラグを持つソースデバイスや、サブユニット宛先プラグを持つ宛先デバイスのコントローラが行う、ベースレート制御の処理の流れを示す。

【 0 0 5 9 】

この図 2 3 において、コントローラは、先ずステップ S 1 としてベースレートの設定を行う。すなわち、コントローラは、レート制御命令を利用することによってサブユニットプラグ上でベースレートを設定する。次に、コントローラは、ステップ S 2 として、ベースレートは設定されたか否かを判定し、設定されていないときは処理が失敗したことを例えばメッセージにて送り、設定されたときはステップ S 3 の処理に進む。

【 0 0 6 0 】

コントローラは、ステップ S 3 の処理に進むと、当該ステップ S 3 にて接続の確立を行う。すなわち、コントローラは、サブユニットのソースプラグとソースデバイスのシリアルバス出力プラグの間の接続が永久ではないならば、CONNECT コントロールコマンドを使用して接続を確立し、また、サブユニットの宛先プラグと宛先デバイスのシリアルバス入力プラグの間の接続が永久ではないならば、CONNECT コントロールコマンドを使用して接続を確立し、さらに、ソースデバイスのシリアルバス出力プラグと宛先デバイスのシリアルバス入力プラグとの間を、IEC-61833 [3] で述べられている手法により接続を確立する。なお、設定したベースレートよりも高い帯域（レート）が必要となるような場合、コントローラは、当該ベースレート設定前のソースデバイスと宛先デバイスの間の接

続を切断し、その後に再度接続の設定を行う。このステップ S 3 の接続確立処理後、コントローラは、ステップ S 4 にて確立したか否かの判定を行う。コントローラは、当該ステップ S 4 において、確立していないと判定した場合は処理が失敗したことを示すメッセージを送り、確立したと判定した場合はステップ S 5 の処理に進む。

【 0 0 6 1 】

コントローラは、ステップ S 5 の処理に進むと、フローレート制御状態を選択する。すなわち、コントローラは、クロックソース選択サブファンクションの RATE ステータスコマンドを用いて、サブユニットソースプラグ上のクロックソース選択状態をチェックする。また、コントローラは、クロックソースが内部クロックである場合には、クロックソース選択サブファンクションの RATE ステータスコマンドを用いて、フローレート制御の状態を選択する。これによりクロックソース選択状態はフローレート制御状態に変えられることになる。このステップ S 5 の処理後、コントローラは、ステップ S 6 にて選択が成功したか否かの判定を行う。コントローラは、当該ステップ S 6 において、成功していないと判定した場合は処理が失敗したことを示すメッセージを送り、成功したと判定した場合はステップ S 7 の処理に進む。

【 0 0 6 2 】

コントローラは、ステップ S 7 の処理に進むと、データの伝送処理を開始する。フローレート制御状態を選択する。なお、このときの出力レートは、ベースレート設定により設定されたベースレートとなる。このステップ S 7 の処理後、コントローラは、ステップ S 8 にてデータ伝送が開始されたか否かの判定を行う。コントローラは、当該ステップ S 8 において、開始していないと判定した場合は処理が失敗したことを示すメッセージを送り、開始したと判定した場合はステップ S 9 の処理に進む。

【 0 0 6 3 】

コントローラは、ステップ S 9 の処理に進むと、フローレート制御を行う。すなわち、フローレート制御状態を選択したコントローラは、フローレート制御サブファンクションのレート制御コマンドを用いて、サブユニットソースプラグ上

でフローレートをコントロールする。このステップ S 9 の処理後、コントローラは、ステップ S 10 にてレートが制御されたか否かの判定を行う。コントローラは、当該ステップ S 10 において、制御されていないと判定した場合は処理が失敗したことを示すメッセージを送り、制御されたと判定した場合はステップ S 11 の処理に進む。

【0064】

コントローラは、ステップ S 11 の処理に進むと、バスリセットが発生したか否かを判定し、発生していないと判定した場合はステップ S 14 の処理に進み、発生したと判定した場合はステップ S 12 の処理に進む。

【0065】

コントローラは、ステップ S 12 の処理に進むと、識別のためにフローレート制御状態を再び選択する。すなわち、フローレート制御状態を選択したコントローラがリセットされたシリアルバスを検出したならば、その識別のために割り当てられたノード ID を持つサブユニットソースプラグのフローレート制御状態を再び選択する。このステップ S 12 の処理後、コントローラは、ステップ S 13 にてフローレート制御の選択が成功したか否かの判定を行う。コントローラは、当該ステップ S 13 において、成功していないと判定した場合は処理が失敗したことを示すメッセージを送り、成功したと判定した場合はステップ S 14 の処理に進む。

【0066】

コントローラは、ステップ S 14 の処理に進むと、コネクションが切断されたか否かを判定し、切断されていないと判定した場合はステップ S 16 の処理に進み、切断されたと判定した場合はステップ S 15 に進む。

【0067】

コントローラは、ステップ S 15 に進むと、コネクション切断状態の検出を行う。すなわち、ユニット間やユニット内部の接続が破壊されたことにより、バスリセットが発生したのでないならば、宛先デバイスのコントローラはその切断状況を検出し、その後、処理が失敗したことを示すメッセージを送る。

【 0 0 6 8 】

また、コントローラは、ステップ S 1 6 の処理に進むと、データの伝送を停止するか否かの判定を行い、停止しないと判定した場合はステップ S 9 の処理に戻り、停止すると判定した場合はステップ S 1 7 の処理に進む。

【 0 0 6 9 】

コントローラは、ステップ S 1 7 の処理に進むと、データの伝送を停止する。すなわち、コントローラは、ソースデバイスに STOP コントロール コマンド (A V / C Disc Subunit General Specification [5] において定義されている制御命令) を用いて、データの伝送を停止させる。このステップ S 1 7 の処理後、コントローラは、ステップ S 1 8 にてデータの伝送が停止したか否かの判定を行う。コントローラは、当該ステップ S 1 8 において、停止していないと判定した場合は処理が失敗したことを示すメッセージを送り、停止したと判定した場合はステップ S 1 9 の処理に進む。

【 0 0 7 0 】

コントローラは、ステップ S 1 9 の処理に進むと、データの伝送を再スタートするか否かの判定を行い、再スタートすると判定した場合はステップ S 7 の処理に戻り、再スタートしないと判定した場合はステップ S 2 0 の処理に進む。

【 0 0 7 1 】

コントローラは、ステップ S 2 0 の処理に進むと、クロックソースとして内部クロック状態を選択する。すなわち、フローレート制御状態を選択したコントローラは、クロックソース選択サブファンクションによってレート制御コマンドを利用することによって状態を内部クロックの状態にリセットする。なお、必要に応じて、コントローラは、ベースレート設定サブファンクションのレート制御コマンドを利用することによってベースレートをリセットする。このステップ S 2 0 の処理後、コントローラは、ステップ S 2 1 の処理に進む。

【 0 0 7 2 】

コントローラは、ステップ S 2 1 の処理に進むと、選択が成功したか否かを判定し、成功していないと判定した場合は処理が失敗したことを示すメッセージを送り、成功したと判定した場合はステップ S 2 2 の処理に進む。

【 0 0 7 3 】

コントローラは、ステップ S 2 2 の処理に進むと、必要に応じて接続を切断する。すなわち、コントローラは、ソースデバイスのシリアルバス出力プラグと、宛先デバイスのシリアルバス入力プラグの間の接続を切断する。また、コントローラは、サブユニットのソースプラグとソースデバイスのシリアルバス出力プラグの間の接続を断つ。また、コントローラは、サブユニットの宛先プラグと宛先デバイスのシリアルバス入力プラグの間の接続を断つ。

【 0 0 7 4 】

その後、コントローラは、処理が完了した旨のメッセージを送る。

【 0 0 7 5 】

【発明の効果】

本発明のデジタル信号伝送方法及び装置、デジタル信号伝送システムは、デジタル信号受信先が対応している同期方式及び伝送速度を調査するための所定の調査領域を設け、所定の調査領域を使用してデジタル信号受信先が対応している同期方式及び伝送速度を調査し、調査により得た同期方式及び伝送速度を設定し、当該設定した同期方式及び伝送速度を使用して、デジタル信号を送信することにより、また、所定の調査領域を使用してデジタル信号送信先に対して自己の同期方式及び伝送速度を送信することにより、特定の機器の間でのデジタル信号の伝送が、確実かつ良好に行えるようにすることが可能となる。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態によるオーディオシステムの全体構成例を示すブロック図である。

【図 2】

本発明の一実施の形態によるオーディオシステムの詳細を示すブロック図である。

【図 3】

本発明の一実施の形態に適用されるパケット構造の例（アイソクロナス転送パケットの例）を示す説明図である。

【図 4】

本発明の一実施の形態に適用されるパケット構造の例（アシンクロナス転送パケットの例）を示す説明図である。

【図 5】

クロックベースレート制御の接続状態の説明に用いる図である。

【図 6】

レート制御コマンドの説明に用いる図である。

【図 7】

図 6 の subfunction フィールドの説明に用いる図である。

【図 8】

図 7 の SYNC SELECT サブファンクションの説明に用いる図である。

【図 9】

図 8 の result フィールドの説明に用いる図である。

【図 10】

図 8 の sync_select フィールドの説明に用いる図である。

【図 11】

選択状態が安定したときの図 8 中の result フィールドの説明に用いる図である。

【図 12】

図 7 の BASE CONFIGURE サブファンクションの説明に用いる図である。

【図 13】

図 12 の result フィールドの説明に用いる図である。

【図 14】

図 8 の base_config_state フィールドの説明に用いる図である。

【図 15】

選択状態が安定したときの図 12 中の result フィールドの説明に用いる図である。

【図 16】

図 7 の FLOW CONTROL サブファンクションの説明に用いる図である。

【図 1 7】

図 1 6 の result フィールドの説明に用いる図である。

【図 1 8】

図 1 6 の flow_control_state フィールドの説明に用いる図である。

【図 1 9】

選択状態が安定したときの図 1 6 中の result フィールドの説明に用いる図である。

【図 2 0】

図 7 の CAPABILITY INQUIRY サブファンクションの説明に用いる図である。

【図 2 1】

図 2 0 の combination_of_state [] フィールドの説明に用いる図である。

【図 2 2】

選択状態が安定したときの図 2 0 中の result フィールドの説明に用いる図である。

【図 2 3】

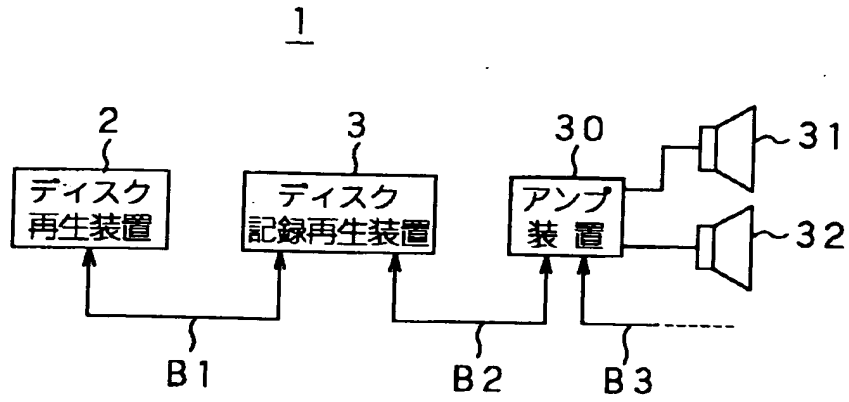
サブファンクションを用いて、ソースサブユニットプラグを持つソースデバイスや、サブユニット宛先プラグを持つ宛先デバイスのコントローラが行う、ベースレート制御の処理の流れを示すフローチャートである。

【符号の説明】

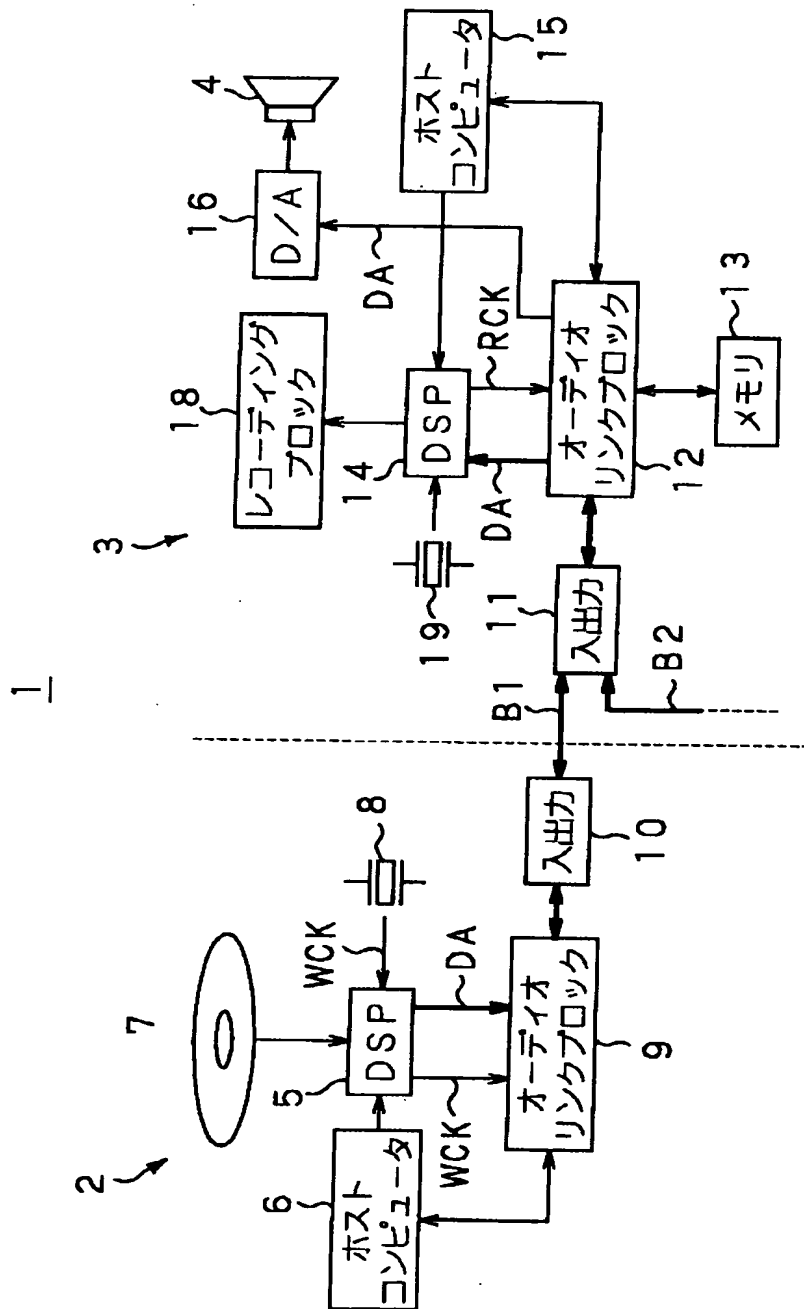
1 オーディオシステム、 2 ディスク再生装置、 3 ディスク記録再生装置、 5、14 デジタルシグナルプロセッサ、 6、15 ホストコンピュータ、 9、12 オーディオリンクブロック、 10、11 入出力回路、 13 メモリ、 20 コンピュータ装置、 30 アンプ装置、 B1, B2, B3 バスライン

【書類名】 図面

【図 1】



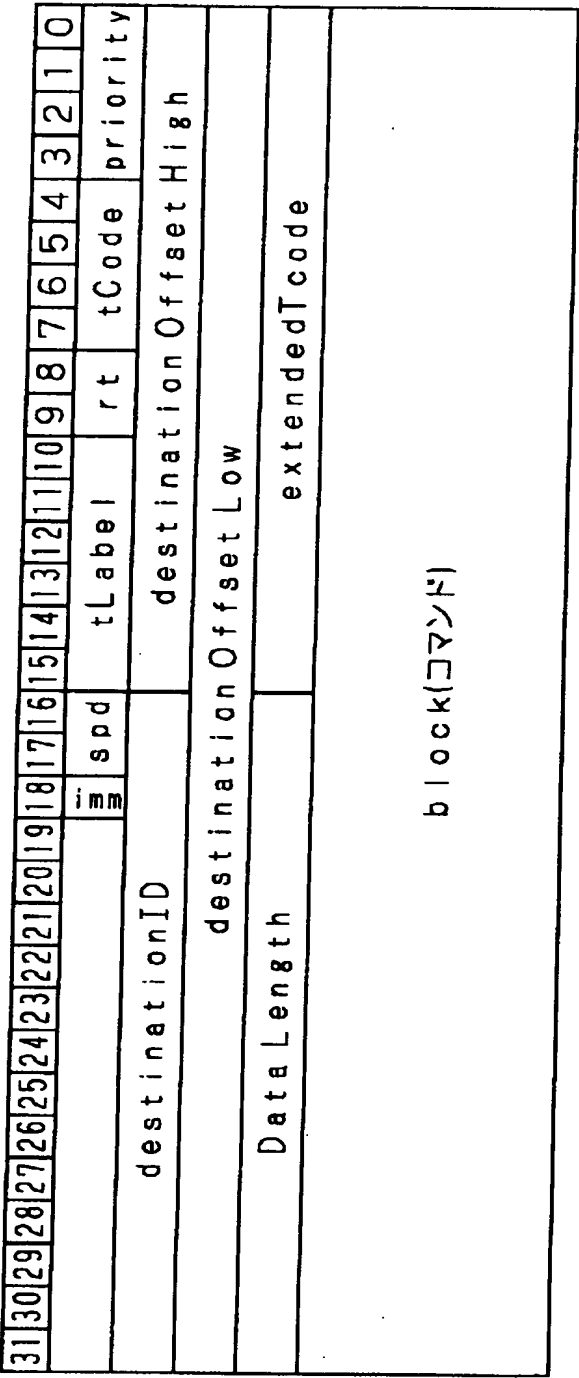
【図 2】



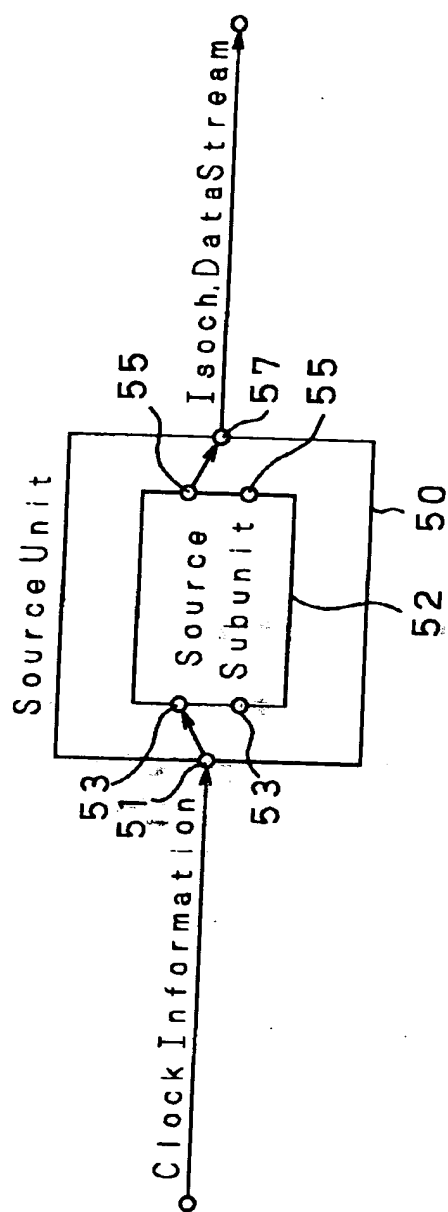
【図 3】

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
data length																tag		channel				tcode				sy					
CRC																															
00		SID				DBS				FN		QPC		SP		RSV		DBC													
10		FMT				FDF				FC						SYT															
Data(オーディオデータ)																															
Data CRC																															

【図 4】



【図 5】



【図 6】

	msb						lsb
opcode	RATE(XX ₁₆)						
operand[0]	subfunction						
operand[1]	result						
operand[2]	plug type						
operand[3]	plug_id						
operand[4] :	subfunction_depended						

【図 7】

subfunction	value	meaning
SYNC SELECT	0016	Select a clock source that a stream on a subunit source plug is synchronized with.
BASE CONFIGURE	0116	Configure a base rate on subunit source plug.
FLOW CONTROL	0216	Control a flow rate on a subunit source plug.
CAPABILITY INQUIRY	8016	Inquire subunit plug capabilities associated with the RATE command.
-	all others	Reserved for future specification.

【図 8】

	msb						lsb
opcode	RATE(XX ₁₆)						
operand[0]	SYNC SELECT(00 ₁₆)						
operand[1]	result						
operand[2]	plug type(00 ₁₆)						
operand[3]	plug_id						
operand[4]	sync_select_state						
operand[5]	destination_plug						

【図 9】

response frame type	result	result code name	meaning
ACCEPTED	0116	SUCCESS	Successful completion.
	all others	-	Reserved for future specification.
REJECTED	8016	not_available	The controller has permission to select the clock source on the subunit source plug.
	FF16	unknown	An unknown error occurred.
	all others	-	Reserved for future specification.

【図 1 0】

sync_select_state	value	meaning
INTERNAL	00 ₁₆	The stream on the subunit source plug is synchronized with the internal clock.
EXTERNAL	00 ₁₆	The stream on the subunit source plug is synchronized with the external clock.
FLOW CONTROL	0F ₁₆	The data rate on the subunit source plug is controlled with the FLOW CONTROL subfunction.
-	all others	Reserved for future specification.

【図 1 1】

response frame type	result	result code name	meaning
STABLE	0016	in_sync	The stream on the subunit source is in sync with the clock source.
	0116	out_of_sync	The stream on the subunit source is out of sync with the clock source.
	0816	stopped	The stream on the subunit source is normally stopped.
	0916	suspended	The stream on the subunit source is suspended for some reason.
	all others	-	Reserved for future specification.

【図 1 2】

	msb						lsb
opcode	RATE(XX ₁₆)						
operand[0]	BASE CONFIGURE(01 ₁₆)						
operand[1]	result						
operand[2]	plug type(00 ₁₆)						
operand[3]	plug_id						
operand[4]	base_config_state						

【図 1 3】

response frame type	result	result code name	meaning
ACCEPTED	0116	SUCCESS	Successful completion.
	all others	-	Reserved for future specification.
REJECTED	8016	not_available	The controller has permission to select the clock source on the subunit source plug.
	8116	not_available	The subunit source plug is available but the base rate on the subunit source plug cannot be configured to any speed other than the current base rate, because the subunit is outputting a stream on the source plug.
	FF16	unknown	An unknown error occurred.
	all others	-	Reserved for future specification.

【 図 1 4 】

base_config_state	value	meaning
X1 SPEED	00 ₁₆	The base rate is to x1 speed.
X2 SPEED	01 ₁₆	The base rate is to x2 speed.
X3 SPEED	02 ₁₆	The base rate is to x3 speed.
:	:	:
X16 SPEED	0F ₁₆	The base rate is to x16 speed.
-	10 ₁₆ ~FF ₁₆	Reserved for future specification.

【図 1 5】

response frame type	result	result code name	meaning
STABLE	0016	configurable	The base rate on the source plug may be configured because the subunit is NOT outputting a stream on the source plug.
	0116	not_configurable	The base rate on the source plug cannot be configured because the subunit is outputting a stream on the source plug.
	all others	-	Reserved for future specification.

【図 1 6】

	msb						lsb
opcode	RATE(XX_{16})						
operand[0]	FLOW ONTROL(02_{16})						
operand[1]	result						
operand[2]	plug_type(00_{16})						
operand[3]	plug_id						
operand[4]	flow_control_state						

【図 1 7】

response frame type	result	result code name	meaning
ACCEPTED	0116	SUCCESS	Successful completion.
	all others	-	Reserved for future specification.
REJECTED	8016	not_available	The controller has permission to select the clock source on the subunit source plug.
	8116	not_controlled	The subunit source plug is available but the flow rate on the source plug cannot be controlled with any operation other than the STANDARD because the subunit is NOT outputting a stream on the source plug.
	FF16	unknown	An unknown error occurred.
	all others	-	Reserved for future specification.

【図 1 8】

flow_control_state	value	meaning
STANDARD	00 ₁₆	(base rate)±0%
FAST	01 ₁₆	(base rate)+1%
SLOW	81 ₁₆	(base rate)-1%
-	all others	Reserved for future specification.

【図 1 9】

response frame type	result	result code name	meaning
STABLE	0016	configurable	The flow rate on the source plug may be controlled because the subunit is outputting a stream on the source plug.
	0116	not_configurable	The flow rate on the source plug cannot be controlled because the subunit is NOT outputting a stream on the source plug.
	all others	-	Reserved for future specification.

【図 2 0】

	msb								lsb
operand	RATE(XX_{16})								
operand[0]	CAPABILITY INQUIRY(80_{16})								
operand[1]	result								
operand[2]	plug-type(00_{16} :source plug)								
operand[3]	plug-id								
operand[4]	number_of_combinations($n \leq 8$)								
operand[5-7]	combination_of_states[0]								
:	:								
:	:								
	combination_of_states[n-1]								

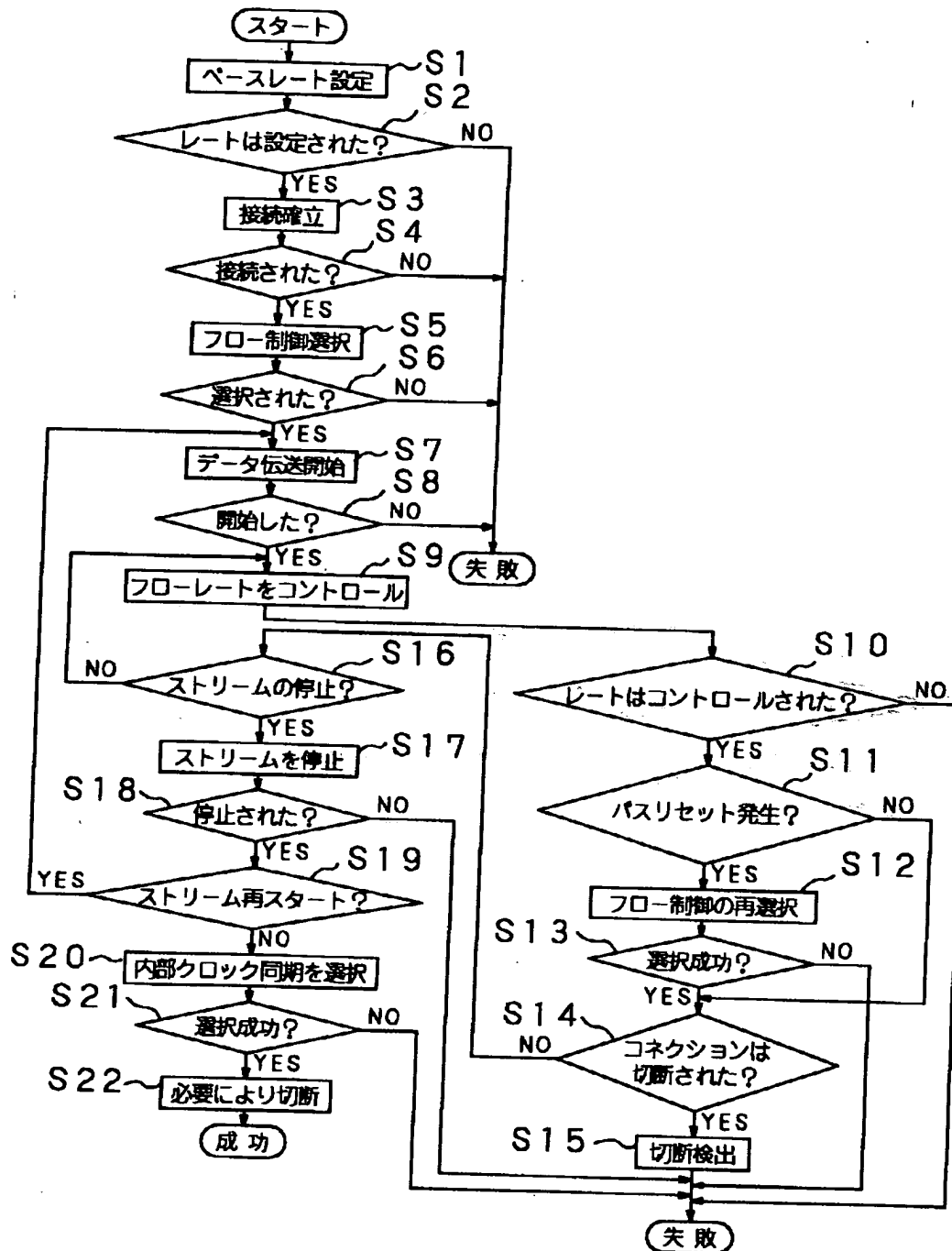
【図 2 1】

address offset	combination_of_states[]
0016	sync_select_state
0116	base_config_state
0216	flow_control_state

【图 2 2】

response frame type	result	meaning
ACCEPTED	xxxx xxx1 2	combination_of_states[0] is supported.
	xxxx xx1x 2	combination_of_states[1] is supported.
	xxxx x1xx 2	combination_of_states[2] is supported.
	xxxx 1xxx 2	combination_of_states[3] is supported.
	xxx1 xxxx 2	combination_of_states[4] is supported.
	xx1x xxxx 2	combination_of_states[5] is supported.
	x1xx xxxx 2	combination_of_states[6] is supported.
	1xxx xxxx 2	combination_of_states[7] is supported.

【図 23】



【書類名】 要約書

【要約】

【課題】 特定の機器の間でのデジタル信号の伝送が、確實かつ良好に行えるようにすることを可能とする。

【解決手段】 レート制御コマンドの中に、デジタル信号受信先が対応しているクロックレート選択 (SYNC SELECT) サブファンクションとベースレート設定 (BASE CONFIGURE) サブファンクションとフローレート制御 (FLOW CONTROL) サブファンクションと能力問い合わせ (CAPABILITY INQUIRY) サブファンクションとを設け、能力問い合わせ (CAPABILITY INQUIRY) サブファンクションを使用して、クロックレート選択 (SYNC SELECT) 状態とベースレート設定 (BASE CONFIGURE) 状態とフローレート制御 (FLOW CONTROL) 状態を、送信装置側に送信する。

【選択図】 図 2 0

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日
[変更理由] 新規登録
住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社